

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03271795 A**(43) Date of publication of application: **03 . 12 . 91**

(51) Int. Cl.

**G09G 3/36****G02F 1/133****H04N 5/21****H04N 5/66**(21) Application number: **02069706**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **22 . 03 . 90**(72) Inventor: **OKUMURA HARUHIKO**(54) **LIQUID CRYSTAL DISPLAY DEVICE**

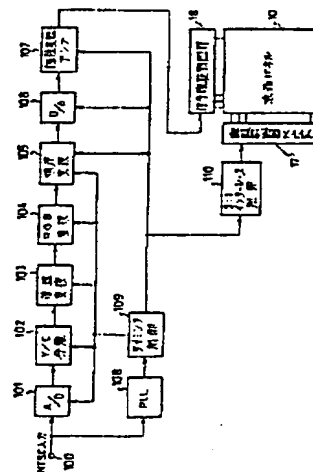
the electric power consumption is minimized.

(57) Abstract:

COPYRIGHT: (C)1991,JPO&amp;Japio

**PURPOSE:** To reduce electric power consumption and to suppress stripe-shaped disturbances to an inconspicuous level as well as to allow flickerless AC driving by setting the polarity inversion period of an image signal voltage to the time for driving address lines successively by every other piece or every other plural pieces down to the bottom end of a screen.

**CONSTITUTION:** An interlace control circuit 110 controls an address line driving circuit 17 and drives the address lines of a liquid crystal panel 10 successively by every other piece or every other plural pieces down to the bottom end of the screen, then repeats the operation of to the top end of the screen and driving every other piece or every other plural pieces. The signal lines are driven by the image signal voltages, inverts the polarity at every time when the driving circuit 17 drives the address lines down to the bottom end of the screen and subjects to the polarity inversion by every one or every plural pieces thereof. The stripe-shaped disturbances in the frame are suppressed down to the inconspicuous level in this way and the flickerless AC driving is possible while the increase in



This Page Blank (uspto)

Japanese Publication of Unexamined Patent Application  
No. 271795/1991 (Tokukaihei 3-271795)

A. Relevance of the Above-Identified Document

This document has relevance to claim 27 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIMS]

(1) A liquid crystal display device, comprising:  
a liquid crystal panel having a plurality of address lines formed in a horizontal scanning direction, a plurality of signal lines formed in a vertical scanning direction, and a plurality of liquid crystal display elements which constitute pixels at intersections between the address lines and the signal lines;

first driving means which repetitively perform operations of driving the address lines sequentially from a top end to a bottom end of a screen at every other address line or plurality of address lines, and

second driving means which inverts the polarity of the signal line at each operation performed by said

first driving means of driving the address lines to the bottom end of the screen, said driving means being driven by an image signal voltage whose polarity is inverted at every signal line or every plural signal lines.

(2) A liquid crystal display device, comprising:

a liquid crystal panel having a plurality of signal lines formed in a vertical scanning direction, a plurality of address lines formed in a horizontal scanning direction, and a plurality of liquid crystal display elements which constitute pixels at intersections;

first driving means which repetitively perform operations of driving the address lines sequentially from a top end to a bottom end of a screen at every other address lines or at every plural address lines with respect to each of a plurality of blocks provisionally divided, and

second driving means being driven by an image signal voltage which inverts the polarity of the signal line at each operation performed with respect to each block by said first driving means of driving the address lines to the bottom end of the screen.

(3) A liquid crystal display device, comprising:

a liquid crystal panel having a plurality of signal lines formed in a vertical scanning direction, a plurality of address lines formed in a horizontal scanning direction, and a plurality of liquid crystal display elements which constitute pixels at intersections;

first driving means which repetitively perform operations of driving the address lines sequentially from a top end to a bottom end of a screen at every other address line or at every plural address lines with respect to each of a plurality of blocks provisionally divided, and

second driving means which inverts the polarity of the signal line at each operation performed with respect to each block by said first driving means of driving the address lines to the bottom end of the screen, said second driving means being driven by an image signal voltage whose polarity is inverted at every line or every plural signal lines.

### 3. DETAILED DESCRIPTIONS OF THE INVENTION

[OBJECT OF THE INVENTION]

(INDUSTRIAL FIELD OF THE INVENTION)

The present invention relates to a liquid crystal

display device, and more particularly to a driving circuit for driving a liquid crystal panel.

(FUNCTION)

According to the present invention, the polarity of an image signal voltage is inverted in a frame, and an AC driving free from flicker noise can be realized. In the present invention, the polarity inversion frequency of an image signal voltage is a time required for driving the address lines sequentially to the bottom of the screen at every other line or at every other plural lines, which is longer than the polarity inversion frequency of the image signal voltage in the line inversion system. Therefore, required power consumption can be reduced. Moreover, banded disturbance appeared within the frame becomes slanted or dot-like, and thus becomes less noticeable.

(EMBODIMENT)

In the following, the embodiment of the present invention will be explained in reference to figures. Figure 1 is a block diagram illustrating the structure of the liquid crystal TV to which the liquid crystal display according to one embodiment of the present invention is applied.

In Figure 1, to an input terminal 100, for example, an NTSC video signal is input. This input

video signal is divided into two. One of the input video signals is input to the A/D converter 101 and is digitized. The other one of the input video signals is input to the PLL circuit 108, and a reference clock signal in sync with the input video signal is generated. Based on this reference clock signal, a timing signal required for controlling each section is formed by the timing control circuit 109.

The video signal as digitized by the A/D converter 101 is divided into a luminance signal (Y-signal) and a color-difference signal (C-signal) by a Y/C separation circuit 102. The Y/C separation circuit 103 is an interlace signal driven by the NTSC system, and is converted into an interlace signal by a double conversion circuit 103. The double speed conversion circuit 103 performs an interpolation of an interlace signal and an operation of converting the horizontal scanning frequency from 15.73 kHz to 31.47 kHz. The luminance signal and the color difference signal as double speed converted are input to the order conversion circuit 105 after being converted to the RGB signal by the RGB conversion circuit 104.

The order conversion circuit 105 performs a switching of an RGB signal for each scanning line corresponding a driving operation of address lines of

the liquid crystal panel 10 performed at every other line or every other plural lines (every two lines, i.e., every three lines). This order conversion circuit 105 is, for example, constituted by three pieces of frame memory. The order conversion circuit 105 temporarily stores an RGB signal as input under the control of the timing control circuit 109, and reads out a signal corresponding to a position (scanning line) of an address line to be driven, thereby outputting a RGB signal as order converted.

The RGB signal as order converted is converted back to an analog signal by the D/A converter 106. The RGB signal as converted back into an analog signal is then supplied to a signal line driving circuit 18 after being amplified to an appropriate level by the polarity inversion amplifier 107 for AC driving. The signal line driving circuit 18 is, for example, composed of the first and second integrated circuits which are provided in upper and lower sides of the liquid crystal panel 10 respectively. The first integrated circuit drives, for example, odd-numbered signal lines counted from the starting end in the horizontal scanning direction, while the second integrated circuit is provided for driving even-numbered signal lines. In this case, the polarity



conversion amplifier 107 is controlled by the timing control circuit 109 such that an image signal voltage applied to a signal line driven by the first integrated circuit always has an inverse polarity to the polarity of an image signal voltage to be applied to a signal line driven by the integrated circuit.

On the other hand, a 3:1 interlace control circuit 110 controls an address line driving circuit 11 such that the address lines of the liquid crystal panel 10 are sequentially driven at every three lines.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-271795

⑮ Int. Cl.<sup>5</sup>

G 09 G 3/36  
G 02 F 1/133  
H 04 N 5/21  
5/66

識別記号

5 5 0

B  
A

庁内整理番号

8621-5G  
8806-2K  
8220-5C  
6722-5C

⑬ 公開 平成3年(1991)12月3日

審査請求 未請求 請求項の数 3 (全15頁)

⑭ 発明の名称 液晶表示装置

⑯ 特 願 平2-69706

⑰ 出 願 平2(1990)3月22日

⑱ 発 明 者 奥 村 治 彦 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

明 細 書

1. 発明の名称

液 晶 表 示 装 置

2. 特許請求の範囲

(1) 水平走査方向に沿った複数のアドレス線と垂直走査方向に沿った複数の信号線との交差部に画素を構成する複数の液晶表示素子をそれぞれ接続した液晶パネルと、

前記アドレス線を1本置きまたは複数本置きに順次画面下端まで駆動し、画面下端まで駆動した後、画面上端に戻って1本または複数本置きに順次画面下端まで駆動する動作を繰返す第1の駆動手段と、

前記信号線を前記第1の駆動手段が前記アドレス線を画面下端まで駆動する毎に極性反転し、かつ信号線の1本毎または複数本毎に極性反転する画像信号電圧により駆動する第2の駆動手段と

を備えたことを特徴とする液晶表示装置。

(2) 垂直走査方向に沿った複数の信号線と水

平走査方向に沿った複数のアドレス線との交差部に画素を構成する複数の液晶表示素子をそれぞれ接続した液晶パネルと、

前記液晶パネルにより形成される表示画面を仮想的に複数のブロックに分割し、各ブロック毎に前記アドレス線を1本置きまたは複数本置きに順次ブロック下端まで駆動し、ブロック下端まで駆動した後、ブロック上端に戻って1本置きまたは複数本置きにブロック下端まで駆動する動作を繰返す第1の駆動手段と、

前記信号線を前記第1の駆動手段が前記アドレス線を各ブロック下端まで駆動する毎に極性反転する画像信号電圧により駆動する第2の駆動手段と

を備えたことを特徴とする液晶表示装置。

(3) 垂直走査方向に沿った複数の信号線と水平走査方向に沿った複数のアドレス線との交差部に画素を構成する複数の液晶表示素子をそれぞれ接続した液晶パネルと、

前記液晶パネルにより形成される表示画面を、

仮想的に複数のブロックに分割し、各ブロック毎に前記アドレス線を1本置きまたは複数本置きに順次ブロック下端まで駆動し、ブロック下端まで駆動した後、ブロック上端に戻って1本置きまたは複数本置きにブロック下端まで駆動する動作を繰返す第1の駆動手段と、

前記信号線を前記第1の駆動手段が前記アドレス線を各ブロック下端まで駆動する毎に極性反転し、かつ信号線の1本毎または複数本毎に極性反転する画像信号電圧により駆動する第2の駆動手段と

を備えたことを特徴とする液晶表示装置。

### 3. 発明の詳細な説明

#### 【発明の目的】

#### （産業上の利用分野）

本発明は液晶表示装置に係り、特に液晶パネルを駆動する駆動回路に関する。

#### （従来の技術）

一般に、駆動回路に薄膜トランジスタ（TFT）を用いた液晶表示装置（TFT・LCD）

まず、画像信号電圧  $V_{sa}$  はゲート電圧  $V_{gn}$  によりフィールド毎に選択された画素の液晶セル14にのみ印加され、画素電位  $V_D$  を変化させる。この時、TFT15を流れるオン電流  $I_D$  は、

$$I_D = C_{ox} \cdot \mu (W/L)(V_D - V_{sa}) \cdot (V_{gn} - V_{th} - (V_D + V_{sa})/2) \quad (1)$$

と表される。ここで、 $C_{ox}$ : TFT15のゲート絶縁膜（酸化膜）容量、 $\mu$ : 移動度、 $V_{th}$ : 閾値電圧、 $W$ : TFT15のチャネル幅、 $L$ : TFT15のチャネル長である。

液晶表示装置では、液晶セルに一定極性の電圧を印加すると、直流分が蓄積されて液晶セルが焼き付いてしまうので、交流駆動方式として例えば第18図および第19図(a)に示すように、画像信号電圧  $V_{sa}$  を1フィールド毎に反転させる方式がとられる。このような交流駆動を行うと、(1)式より明らかな様に画像信号電圧  $V_{sa}$  が正の場合は負の場合に比べてオン電流が

は、第16図に示すように構成される。第16図において、液晶パネル10は水平走査方向に沿った複数のアドレス線11と、垂直走査方向に沿った複数の信号線12と、これらアドレス線11と信号線12との交差部にそれぞれ接続された液晶表示素子（これを画素という）13とで構成される。画素13はそれぞれ液晶セル14と薄膜トランジスタ（TFT）15および電荷保持用のキャパシタ16を有する。アドレス線11にはアドレス線駆動回路17が接続され、信号線12には信号線駆動回路18が接続される。アドレス線駆動回路17はアドレス線11を順次1本ずつ駆動する回路であり、信号線駆動回路18は信号線12を画像信号に応じて同時に駆動する回路である。

第17図は第16図の一面素分の等価回路であり、第18図は信号線12を駆動する画像信号電圧  $V_{sa}$ 、アドレス線11を駆動するゲート電圧  $V_{gn}$  および液晶セル14に印加される画素電圧  $V_D$  の波形を示す。

小さくなるため、第18図(c)に示す様に正負駆動時の非対称性を生じ、フリッカの原因となる可能性がある。これは液晶が印加電圧の実効値で反応する事から、液晶パネル10の共通電極電位  $V_{com}$  で折り返す画素電位  $V_D$  が1フィールド毎に異なるために、液晶の透過率（最終的には輝度）が1フィールド毎に変化する事に起因している。

さらに、画素電位  $V_D$  は第17図より明らかな様に、ゲート電圧  $V_{gn}$  がオフになる瞬間にTFT15のゲート・ドレイン間の寄生容量  $C_{gd}$  を通して洩れ出し、

$$\Delta V_D = \frac{C_{gd} \cdot V_{gn}}{C_{ds} + C_s + C_{lc} + C_{gd} + C_{pd}} \quad (2)$$

だけ降下する。但し、 $C_{ds}$ : TFT15のドレイン・ソース間寄生容量、 $C_s$ : キャパシタ16の容量、 $C_{lc}$ : 液晶容量、 $C_{pd}$ : 信号線11とTFT15のドレイン間の寄生容量である。この電位変化はやはりフィールド周期で現れ、フリッカとなる。

フリッカの要因としては、上述した2つの要因以外にTFT15のオフ電流がある。これはTFT15のオフ電流がゲート・ソース間電圧 $V_{gs}$ に依存して変化、つまり画素電位 $V_p$ が正の場合と負の場合で異なるために、第13図(c)に示す様に $(\Delta V_{off}^+ - \Delta V_{off}^-)$ 分の輝度変化を持つフィールドフリッカとして現れるものである。

以上まとめると、TFT・LCDにおけるフリッカの要因としては、

① TFTのオン電流不足

② TFTのゲート・ドレイン間容量によるゲート電圧の洩れ込み

③ TFTのオフ電流

が挙げられる。

このように、液晶パネル10のスイッチング素子であるTFT15の特性が不十分なために、画像信号電圧の極性によって画素に加わる実効電圧が異なり、その結果、第19図(a)に示したような通常のフィールド反転駆動を行なうと、

フリッカは理論上だけでなく実際にも視覚検知限以下になる。

しかし、フレーム内反転方式では、ビデオカメラのパン等により画面に動きが生じ、それを眼で追った場合に視覚妨害が生じる。例えばライン反転において、上下方向に視覚の移動が速度 $V_e$

$$V_e = (2n+1) l_y / T_f \quad (3)$$

但し、 $l_y$  : 垂直方向の画素ピッチ

$n$  : 0, 1, 2...

$T_f$  : フィールド周期

で起こった場合、この速度はちょうどフレーム内の正負反転駆動によって生じている横編の移動速度と一致するため、フレーム内の横編が止まって見える。その結果、画面上に横編がはっきり知覚されてしまい、逆に大きな妨害となる。第14図(c)の信号線反転及びドット反転についても、横編が縦編に変わるだけで基本的な違いは殆んどない。

第20図は人間の視覚のコントラスト弁別関

30Hzの面フリッカが現れる。この面フリッカを低減する方法として、フレーム内で画像信号電圧を反転させる方法が提案されている。すなわち、面フリッカをラインフリッカもしくはもっと微小な面のフリッカ(例えば画素フリッカ)に変換する事により、視覚的にフリッカ量を低減しようとするものである。この方法によるフリッカレス駆動の公知例を第19図(b)(c)に示した。第19図(b)は画像信号電圧を水平走査ライン毎に反転させるライン反転方式であり、フレーム内だけでなくフレーム間でも反転駆動する事で画素毎の交流駆動を実現している。また、第19図(c)は信号線11毎もしくは画素13毎(ドット毎)に画像信号電圧を極性反転させ、ライン反転と同様にフレーム間でも反転を行って、面フリッカを信号線毎のフリッカに変換したものである。これらライン反転、信号線反転およびドット反転の3方式に代表されるフレーム内反転方式によれば、各フレームで輝度がバランスするために、フレーム毎の面フリ

についてNHKの樋渡氏らが調べた結果を示したものである。空間周波数2~3[cpd]に感度最大点が存在し、コントラスト0.005で弁別できる様なバンドパス特性であり、空間周波数が高い領域になるほど視覚し難い特性になっていることが分かる。これより横編、縦編の妨害感、視覚特性の一つのパラメータである空間周波数を用いて比較する事ができる。条件として画面高Hの3倍、つまり3Hから画面を見た場合を考えると、横編および縦編の空間周波数は次のようになる。

ライン反転では、

$$\tan 1^\circ = \frac{\frac{H}{N_v/2} \times f_{LN}}{3H}$$

但し、 $N_v$  : 垂直走査ライン数

$f_{LN}$  : 横編の空間周波数

$$\therefore f_{LN} = \frac{3}{2} N_v \tan 1^\circ \text{ [cpd]} \quad (4)$$

$N_v = 488$  とすると、

$$f_{LH} = 12.8 [\text{cpd}]$$

信号線反転及びドット反転では、

$$\tan 1^\circ = \frac{\frac{4/3 H}{N_H \cdot 2/3} \times f_{SN}}{3 H}$$

但し、 $N_H$  : 水平画素数

$f_{SN}$  : 縦編の空間周波数

$$\therefore f_{SN} = \frac{3}{8} N_H \tan 1^\circ [\text{cpd}] \quad (5)$$

式(4)(5)より画素数と縦編、横編の空間周波数との関係は第21図に示すようになる。但し、以上の計算をする際には、視覚が緑付近に最大感度をもつ事から、駆動方式により第22図中に示す様なピッチで横編、縦編が生じる事を実験で確認し、これを利用した。第22図を見ればわかる様に、信号線反転方式及びドット反転方式はライン反転方式に比べ縦編のピッチが大きく視覚され易い。これは特に色フィルタ配列がデルタ配列の場合、第22図よりG(緑)

#### 11) ライン反転、ドット反転

入力周波数は水平周波数  $f_H$  であるので、ライン反転およびドット反転における消費電力  $P_{LR}$ ,  $P_{DRN}$  は、

$$\begin{aligned} P_{LR} &= P_{DRN} \\ &= V_D \cdot f_H \cdot C \cdot V_{p-p} \\ &= V_D \cdot \frac{525}{2} f_v \cdot C \cdot V_{p-p} \\ &= 525 P_{FR} \end{aligned} \quad (8)$$

このようにライン反転方式は、信号線反転方式の数百倍もの消費電力を必要とする事がわかる。

(発明が解決しようとする課題)

上述したように従来の液晶表示装置におけるフリッカのない交流駆動方式としては信号線反転、ドット反転およびライン反転といったフレーム内の極性反転駆動を用いる方式が知られているが、信号線反転方式とドット反転方式はフレーム内の縦状妨害が生じ、またライン反転方式は妨害が少ない反面、消費電力が増大すると

画素の画像信号電圧が2個おきに反転されるために、無駄なピッチが生じているためである。

以上より現状では、ライン反転方式が視覚上最も目立ち難い方式であると言えるが、ライン反転方式は消費電力が増加するという問題点がある。消費電力  $P$  は、駆動周波数を  $f_D$ 、入力である画像信号電圧の振幅を  $V_{p-p}$ 、電源電圧を  $V_D$ 、保持用キャパシタの容量を  $C$  とすると、次式で与えられる。

$$P = V_D \cdot f_D \cdot C \cdot V_{p-p} \quad (6)$$

従って、入力がどの様に変化するかによって消費電力が変化するが、画像の相関が高い事から、入力がほぼ一定の電圧の場合を考える。

#### 1) フィールド反転、信号線反転

入力周波数  $f_D$  はフィールド周波数  $f_v$  の1/2倍であるので、フィールド反転および信号線反転における消費電力  $P_{FR}$ ,  $P_{SLR}$  は、

$$\begin{aligned} P_{FR} &= P_{SLR} \\ &= V_D \cdot \frac{f_v}{2} \cdot C \cdot V_{p-p} \end{aligned} \quad (7)$$

いう問題があった。

本発明は、フレーム内の縦状妨害を目立たなくすると共に、消費電力の増加を最小限に抑えつつ、フリッカのない交流駆動を実現できる液晶表示装置を提供することを目的とする。

#### [発明の構成]

(課題を解決するための手段)

上記の課題を解決するため、本発明の液晶表示装置は、液晶パネルにおけるアドレス線を1本置きまたは複数本置きに順次画面下端まで駆動し、画面下端まで駆動した後、画面上端に戻って1本または複数本置きに駆動する動作を繰返す第1の駆動手段と、液晶パネルにおける信号線を第1の駆動手段がアドレス線を画面下端まで駆動する毎に極性反転し、かつ信号線の1本毎または複数本毎に極性反転した画像信号電圧により駆動する第2の駆動手段とを有する。

また、本発明の他の態様による液晶表示装置は、液晶パネルにより形成される表示画面を仮想的に複数のブロックに分割し、各ブロック毎

にアドレス線を1本置きまたは複数本置きに順次ブロック下端まで駆動し、ブロック下端まで駆動した後、ブロック上端に戻って1本置きまたは複数本置きに駆動する動作を繰返す第1の駆動手段と、信号線を第1の駆動手段がアドレス線を各ブロック下端まで駆動する毎に極性反転した画像信号電圧、または更に複数の信号線の1本毎または複数本毎に極性反転した画像信号電圧により駆動する第2の駆動手段とを有する。

#### (作用)

本発明においてはフレーム内で画像信号電圧の極性が反転され、フリッカのない交流駆動が実現される。本発明における画像信号電圧の極性反転周期は、アドレス線を1本置きまたは複数本置きに順次画面下端まで駆動するのに要する時間となり、ライン反転方式における画像信号電圧の極性反転周期より長くなる。従って、消費電力が低減される。また、フレーム内に生じる縞状の妨害は斜め縞またはドット状になる

はNTSC方式によるインターレースの信号であり、倍速変換回路103によってノンインターレースの信号に変換される。倍速変換回路103では、インターレース信号の補間と水平走査周波数を15.73kHzから31.47kHzに変換する操作、いわゆる倍速変換を行なう。倍速変換された輝度信号と色差信号は、RGB変換回路104によりRGB信号に変換された後、順序変換回路105に入力される。

順序変換回路105は、液晶パネル10のアドレス線が1本置きまたは複数本置き（この例では2本置き、すなわち3本毎とする）に駆動されるのに対応して、各走査線のRGB信号の入れ替えを行う。この順序変換回路105は具体的には例えば3枚のフレームメモリを用いて構成され、タイミング制御回路109による制御下で入力されたRGB信号をそれぞれフレームメモリに一旦蓄積した後、駆動されるアドレス線の位置（走査線）に対応する信号を読出すことによって、順序変換されたRGB信号を出力す

ることにより、視覚的に目立たなくなる。

#### (実施例)

以下、図面を参照して本発明の実施例を説明する。第1図は本発明の一実施例に係る液晶表示装置を適用した液晶TVの構成を示すブロック図である。

第1図において、入力端子100には例えばNTSCビデオ信号が入力される。この入力ビデオ信号は二分岐され、一方はA/D変換器101に入力されてディジタル化される。二分岐された入力ビデオ信号の他方は、PLL回路108に入力され、入力ビデオ信号に同期した基準クロック信号が生成される。この基準クロック信号を基にして、タイミング制御回路109で各部の制御に必要なタイミング信号が作られる。

A/D変換器101によりディジタル化されたビデオ信号は、まずY/C分離回路102によって輝度信号（Y信号）と色差信号（C信号）とに分離される。Y/C分離回路102の出力

る。

こうして順序変換されたRGB信号は、D/A変換器106によりアナログ信号に戻され、さらに交流駆動のための極性反転アンプ107で適当な大きさまで増幅された後、信号線駆動回路18に供給される。信号線駆動回路18は例えば液晶パネル10の図中上下両側に振り分けて配置された第1および第2の集積回路からなり、第1の集積回路は例えば水平走査方向始端側から数えて奇数番目の信号線を駆動し、第2の集積回路は偶数番目の信号線を駆動する。この場合、第1の集積回路が駆動する信号線に与えられる画像信号電圧の極性と、第2の集積回路が駆動する信号線に与えられる画像信号電圧の極性が常に逆極性となる様に、極性反転アンプ107はタイミング制御回路109により制御される。

一方、3:1インターレース制御回路110は、液晶パネル10のアドレス線が3本毎に順次駆動される様にアドレス線駆動回路11を制

御する。

次に、本実施例の動作を説明する。

前述した従来の技術の項で説明してきた様に、フリッカの発生要因には大きく分けて3つ考えられるが、その中で最も大きな要因は③のオフ電流である。そこで、正・負極性で異なったオフ電流を生じている場合について、もう少し詳細に検討してみる。まず、始めに

(1) オフ電流は極性によって異なるが、一定である。

(2) 液晶の応答速度は考慮しない。

という条件を仮定する。(2)の仮定については、最終的に応答特性を掛ければよいので、妥当と考えられる。この時、液晶パネル10の透過特性 $i(t)$ （輝度特性）、つまりフリッカの時間変化は第2図(a)の様に表わす事ができる。これを数式で表わすと、次の様になる。

$$i(t) = \begin{cases} V_s + V_N - 2 \frac{V_N}{\pi} t & (0 \leq t < \pi) \\ V_s + V_P - 2 \frac{V_P}{\pi} t & (-\pi \leq t < 0) \end{cases} \quad (9)$$

これをフーリエ展開すると、

$$i(t) = V_s + \frac{1}{\pi} \sum_{k=1}^{\infty} \frac{2}{k^2} \frac{1}{\pi} (1 - (-1)^k) \cdot (V_N - V_P) \sin k t + \frac{1}{k} (1 + (-1)^k) \cdot (V_N + V_P) \cos k t \quad (10)$$

ここで、フリッカとして重要な30Hz成分のみ考えると、 $k=1$ として

$$F_{30} = \frac{4}{\pi^2} (V_N - V_P) \quad (11)$$

すなわち、各画素はフリッカ成分として第2図(b)に示す様な $F_{30}$ なるスペクトルを持っている事になる。このフリッカ成分を除去する方法として、

①輝度変化 $i(t)$ 自身を高周波にする。

②隣接している画素により補償する。

等の方法が考えられるが、現状では①の方式によると駆動が高周波になる等の問題より、②の方式がよく用いられている。従来の技術の項で述べたライン反転、信号線反転、ドット反転の各方式は、②の方式の典型的な例である。ここで、②の方式についてさらに詳しく説明する。

まず、どの方式でも隣接画素は逆極性の信号が入力されているので、2画素の平均輝度 $i_a(t)$ は、次式で表わされる。

$$i_a(t) = i(t) + i\left(t - \frac{\pi}{\omega_0}\right) \quad (12)$$

$$\omega_0 = \pi / T_f$$

これをフーリエ変換すると、

$$I_a(\omega) = I_0(\omega) (1 - e^{j\omega \frac{\pi}{\omega_0}}) \quad (13)$$

となる。

従って、 $I_a(\omega_0) = 0$ となり、フリッカ成分を完全に補償する事ができる。

以上までは、フリッカ成分を隣接する2画素で互いに補償して除去する場合であるが、これ

は一般的に互いに補償される隣接した画素の数を $N$ 画素まで拡張して考える事ができる。このとき、隣接する $N$ 画素の平均輝度 $i_a(t)$ 及びそのフーリエ変換 $I_a(\omega)$ は、

$$i_a(t) = \sum_{n=0}^N i\left(t + \frac{n}{N} \cdot \frac{\pi}{\omega_0}\right) \quad (14)$$

$$I_a(\omega) = \sum_{n=0}^N e^{j \cdot \frac{n}{N} \cdot \frac{\omega}{\omega_0} \pi} I(\omega) \quad (15)$$

である。

3画素でフリッカ成分を補償する場合を例にとり、以下説明する。第3図に、式(14)から求められる3画素各々の透過率の時間変化 $i(t)$ を実線、一点鎖線、点線で示し、この時の全体の透過率変化を $i_a(t)$ として示した。また、周波数スペクトルを第4図に示す。第3図から明らかな様に、互いに補償される画素の透過率変化 $i(t)$ が同じであれば、もともと $2T_f$  ( $T_f$ : フィールド周期 =  $1/60$ 秒)であったフリッカ成分を、3画素補償により $2T_f/3$ 、つまり $1/3$ の周期にする事ができる。こ



れは周波数スペクトルで見れば、第4図に示す様に各々の画素が互いに $\pi/T_f$ 、 $2\pi/T_f$ の成分を補償し合っている事になる。

本実施例では上記の原理を利用して、第5図に示す様にアドレス線を3本毎(2本置き)に、つまり3ライン毎に順次駆動する。すなわち、1フィールド期間 $T_f$ を3つの期間に分け、最初の $T_f/3$ 期間にアドレス線を画面上端から1, 4, ...,  $N$ ,  $N+3$ ,  $N+6$ , ...ラインという様に3ライン毎に駆動する。こうして画面の下端まで駆動した後、次の $T_f/3$ 期間には画面上端に戻り、アドレス線を最初の $T_f/3$ 期間から1本分ずれて2, 5, ...,  $N+1$ ,  $N+4$ ,  $N+7$ , ...ラインという様に同様に3ライン毎に画面下端まで駆動する。その後、最後の $T_f/3$ 期間には画面上端に再び戻り、アドレス線を3, 6, ...,  $N+2$ ,  $N+5$ ,  $N+8$ , ...ラインという様に3ライン毎に画面下端まで駆動する。これにより1フィールドを構成する。

この場合、第1フィールドにおいては信号

そこで、本実施例ではこのような横縞が目立たなくなるように、信号線方向においても画像信号電圧の極性反転を行なう。この場合、第9図の様に横縞は斜め縞のジグザグ横縞に変換される。

第10図および第11図は、本実施例における第1フィールドおよび第2フィールドでの画素の駆動の様子を示したものである。

すなわち、第1フィールドにおける最初の $T_f/3$ 期間には、第10図(a)に示すように1, 4, ...,  $N$ ,  $N+3$ ,  $N+6$ , ...ラインのアドレス線を駆動すると共に、奇数番目の信号線には正極性の画像信号電圧、偶数番目の信号線には負極性の画像信号電圧をそれぞれ印加する。次の $T_f/3$ 期間には、第10図(b)に示すように2, 5, ...,  $N+1$ ,  $N+4$ ,  $N+7$ , ...ラインのアドレス線を駆動すると共に、奇数番目の信号線には負極性の画像信号電圧、偶数番目の信号線には正極性の画像信号電圧をそれぞれ印加する。最後の $T_f/3$ 期間には、第10図

線に印加する画像信号電圧の極性を最初の $T_f/3$ 期間では正極性、次の $T_f/3$ 期間では負極性、最後の $T_f/3$ 期間では正極性という様に反転させ、次の第2フィールドではこれと逆極性の画像信号電圧を信号線に印加すれば、各画素はフィールド反転で交流駆動される事になり、直流分は蓄積しない。また、画像信号電圧の極性反転周期は $1/3$ フィールド期間( $T_f/3$ )であり、ライン反転方式の1水平走査周期(1H)に比べてはるかに長いから、消費電力の面で有利となる。

しかし、この様な駆動を行なうと、フリッカはなくなるが、フレーム内の横縞がライン反転方式より目立つ事になる。液晶パネル10がカラーパネルであって、その色フィルタ配列が第7図に示す様なデルタ配列の場合を例にとると、上記の様な駆動を行った場合、第8図に示すようなフレーム内の横縞が生じる。この横縞のピッチはライン反転に比べて1.5倍となっており、視覚し易くなっている。

(c)に示すように3, 6, ...,  $N+2$ ,  $N+5$ ,  $N+8$ , ...ラインのアドレス線を駆動すると共に、最初の $T_f/3$ 期間と同様に奇数番目の信号線には正極性の画像信号電圧、偶数番目の信号線には負極性の画像信号電圧をそれぞれ印加する。

第2フィールドにおいては、第1のフィールドと画像信号電圧の極性を反転させて同様の駆動を行う。すなわち、第2フィールドにおける最初の $T_f/3$ 期間には、第11図(a)に示すように1, 4, ...,  $N$ ,  $N+3$ ,  $N+6$ , ...ラインのアドレス線を駆動すると共に、奇数番目の信号線には負極性の画像信号電圧、偶数番目の信号線には正極性の画像信号電圧をそれぞれ印加する。次の $T_f/3$ 期間には、第11図(b)に示すように2, 5, ...,  $N+1$ ,  $N+4$ ,  $N+7$ , ...ラインのアドレス線を駆動すると共に、奇数番目の信号線には正極性の画像信号電圧、偶数番目の信号線には負極性の画像信号電圧をそれぞれ印加する。最後の $T_f/3$

期間には、第11図(c)に示すように3, 6, ...  
 $N+2$ ,  $N+5$ ,  $N+8$ , ...ラインのアドレス線を駆動すると共に、最初のTf/3期間と同様に奇数番目の信号線には負極性の画像信号電圧、偶数番目の信号線には正極性の画像信号電圧をそれぞれ印加する。

このような駆動は、例えば第1図において3:1インターレース制御回路110によって、アドレス線が上記のように駆動されるようにアドレス線駆動回路18を制御すると共に、信号線駆動回路18を構成する第1および第2の集積回路から奇数番目および偶数番目の信号線にそれぞれ印加される画像信号電圧の極性がTf/3期間毎に反転するように、極性反転アンプ107を制御することで実現することができる。

上記のような本実施例による駆動を行った場合、人間の視感度が高い緑(G)の画素のうち、液晶の透過率(輝度)がより高くなる正極性の画像信号電圧が印加されたG画素が視覚的に最

も目立つことを考慮すると、第7図のようなデルタ配列の色フィルタ配列を有する液晶パネルでは、第9図に示したような斜め縞が生じることになる。第9図の斜線部は、第10図および第11図を用いて説明した駆動プロセスにおいて正極性の画像信号電圧が印加されたG画素の位置を示している。

人間の視覚特性は斜め方向に対し6dB程度感度が落ちるので、第9図のような斜め縞は横縞や縦縞に比較して視覚的に目立ち難くなる。しかも、この斜め縞のパターンは3/Tfの速度で斜め方向に移動するため、より検知し難くなる。また、この駆動方式では画素の左右、上下より輝度を補償することになるために、上下のみ、左右のみでは補償しきれない入力(例えば縦縞、横縞)に対しても、補償する事ができる。

さらに、本実施例によれば低消費電力化が達成される。すなわち、本実施例のように隣接する $(2n+1)$ 画素で補償した場合の消費電力Pは、

$$P = \frac{(2n+1)}{2} \times f_v \cdot C \cdot V_{p-p} \quad (16)$$

となり、ライン反転に比べてかなり減少している事がわかる。

次に、本発明の他の実施例について説明する。

先の実施例は、30Hzのフリッカを完全に補償してしまふものであったが、実際には直流成分に対して-40dB程度になっていれば視覚できない。これを利用してフリッカレス駆動を行なう例を、以下の実施例により説明する。

この実施例では、まず液晶パネル10で構成される表示画面を仮想的に複数のブロックに分割する。表示画面のブロック分割の方法としては、第12図(a)に示すように上下(垂直走査方向)に分割してもよいし、第12図(b)に示すように左右(水平走査方向)に分割してもよいし、第12図(c)に示すように上下左右に分割してもよい。

そして、各ブロック毎に例えば第13図に示すようにアドレス線をブロック上端からN,

$N+2$ ,  $N+4$ , ...ライン(実線矢印で示す)という様に、1本置き(2本毎)に順次ブロック下端まで駆動するとともに、全信号線に正極性の画像信号電圧を印加し、次にブロック上端から $N+1$ ,  $N+3$ ,  $N+5$ , ...ライン(破線矢印で示す)のアドレス線を順次ブロック下端まで駆動するとともに、全信号線に負極性の画像信号電圧を印加する動作をそれぞれ行なう。この様にして1フィールドの画面が構成された後、次のフィールドでは今までと逆極性の信号で駆動する。このような駆動がフリッカに与える影響を考えてみる。

今、各ブロック内で画像信号電圧の極性が正極性から負極性へ変化するまでの時間差、(例えば1, 3, ... $N$ ,  $N+2$ ,  $N+4$ , ...ラインのアドレス線の駆動開始からブロック下端まで終了した後、 $N+1$ ,  $N+3$ ,  $N+5$ , ...ラインのアドレス線の駆動開始までの時間) $\tau$ 。とすると、垂直走査方向に隣接する2画素の平均の輝度スペクトルは、第14図の様になる。実

際には $r_0$ の大きさによって破線矢印で示す成分の方向が変化し、最も目立つ $\pi/Tf$ 成分の改善率が変化する。そこで、 $r_0$ もしくはブロック内のライン数 $N$ と、 $\pi/Tf$ フリッカ成分との関係を求めてみる。

第14図の様な補償をするための $\pi/Tf$ フリッカ成分 $F_{30A}$ と、もともとあるフリッカ成分 $F_{30B}$ との間の角度を $\theta$ とすると、

$$\theta = \frac{\pi}{2Tf} \times 2\pi = \frac{\pi}{Tf} \cdot r \quad (17)$$

$$(r = r_0 + 1/2Tf)$$

$$\begin{aligned} \therefore F_{30A} &= 2F_{30B} \sin\left[\frac{1}{2}(\theta - \pi)\right] \\ &= 2F_{30B} \sin\left[\frac{\pi}{2}(60r - 1)\right] \\ &= 2F_{30B} \sin\left(\frac{\pi}{2} \cdot \frac{N}{525 \times 2}\right) \end{aligned} \quad (18)$$

(但し、 $N$ はブロック内のライン数)

フィールド反転の場合の30Hzフリッカ成分を $F_{30I}$ とすると、

$$F_{30I} = 2F_{30B}$$

従って、改善率 $R$ は

$$\begin{aligned} P_s &= V_0 \cdot f_s \cdot C \cdot V_{p-p} \\ &= V_0 \cdot \frac{525}{N} f_v \cdot C \cdot V_{p-p} \\ &= P_{Ls} \cdot \frac{2}{N} \end{aligned} \quad (21)$$

この実施例の様な駆動においても、フレーム内の横縞が目立つ場合には、先の実施例のように信号線毎に画像信号電圧の極性を反転させる方法を併用すればよい。すなわち、上記の実施例では各ブロック毎にアドレス線を1本置きに順次ブロック下端まで駆動し、ブロック下端まで駆動した後、ブロック上端に戻って1本置きに駆動する動作を繰返すと共に、アドレス線が各ブロック下端まで駆動される毎に信号線に印加する画像信号電圧の極性を反転させるようにしたが、それに加えて信号線の駆動に際し信号線の1本毎または複数本毎に極性を反転させた画像信号電圧を印加してもよい。これにより横縞の妨害は先の実施例と同様に、斜め縞またはドット状となり、妨害感はさらに減少する。

なお、本実施例ではアドレス線を1本置きに

$$\begin{aligned} R &= \frac{F_{30I}}{F_{30A}} \\ &= \frac{2F_{30B}}{2F_{30B} \sin\left[\frac{\pi}{2}(60r - 1)\right]} \\ &= \frac{1}{\sin\left(\frac{\pi}{2} \cdot \frac{N}{1050}\right)} \end{aligned} \quad (19)$$

上式より求めたブロック内のライン数 $N$ とフリッカ改善率 $R$ との関係を第15図に示す。第15図より、フリッカを例えば10dB程度改善したい場合には、200ラインを1ブロック、つまり表示画面の2/5が1ブロックとなるように画面をブロック分割して駆動を行なえばよい。

また、このときの消費電力 $P_s$ は、駆動周波数 $f_s$ が

$$f_s = \frac{525}{N \cdot Tf} = f_v \cdot \frac{525}{N} \quad (20)$$

となるので、

順次駆動したが、2本以上置きに駆動することも可能である。

[発明の効果]

本発明によれば、フリッカレス駆動を行ないながらフレーム内で生じる縞状の妨害を小さくする事ができ、しかも消費電力はフリッカレス駆動を行なう前より若干上昇する程度で済み、ライン反転方式よりはるかに小さく抑えられるという利点がある。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例に係る液晶表示装置のブロック図、第2図は同実施例の原理を説明するためのフリッカの時間変化及びスペクトルを示す図、第3図は同じくフリッカの時間的变化を示す図、第4図は同じくフリッカのスペクトルを示す図、第5図は同実施例におけるアドレス線の駆動法を示す図、第6図は同実施例における信号線の駆動法を示す図、第7図は同実施例における液晶パネルの色フィルタ配列を示す図、第8図は第5図の駆動法を単独で実施

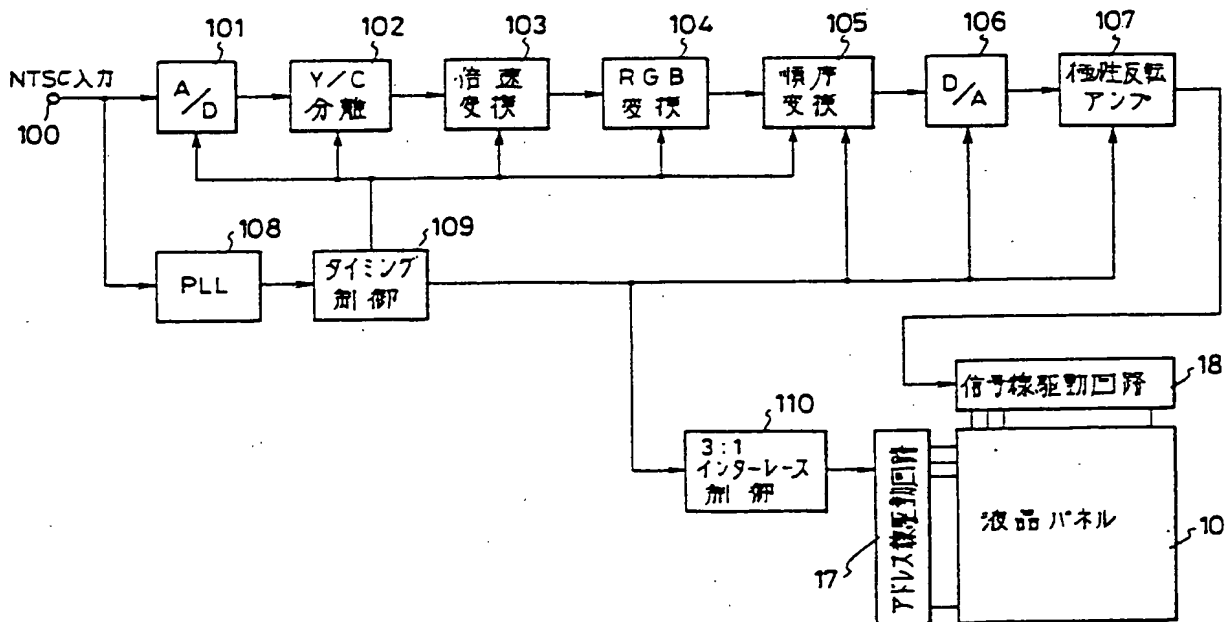
した場合にフレーム内に横縞が生じる様子を示す図、第9図は第5図と第6図の駆動法を組み合わせることによりフレーム内に斜め縞が生じる様子を示す図、第10図および第11図は同実施例における第1フィールドおよび第2フィールドでの液晶パネルの駆動法を示す図、第12図は本発明の他の実施例を説明するための表示画面のブロック分割法を示す図、第13図は同実施例は同実施例における液晶パネルの駆動法を説明するための図、第14図は同実施例における垂直走査方向に隣接する2画素の平均の輝度スペクトルを示す図、第15図は同実施例によるブロック内ライン数とフリッカ改善率の関係を示す図、第16図はTFTを用いた液晶表示装置の液晶パネルとその駆動回路を示す図、第17図は第16図の1画素分の等価回路を示す図、第18図は従来技術によるフリッカの発生状況を説明するための駆動波形図、第19図は従来のフリッカレス駆動法を示す図、第20図は視覚の弁別関特性を示す図、第21

図は従来のフリッカレス駆動によりフレーム内

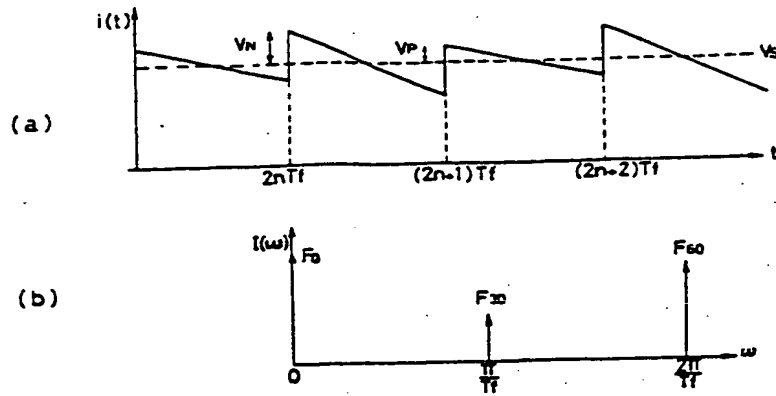
に縦縞および横縞が生じる様子を示す図である

- 10…液晶パネル  
 11…アドレス線  
 12…信号線  
 13…液晶表示素子(画素)  
 14…液晶セル  
 15…TFT  
 16…保持用キャパシタ  
 17…アドレス線駆動回路  
 (第1の駆動手段)  
 18…信号線駆動回路  
 (第2の駆動手段)  
 105…順序変換回路  
 110…1:3インターレース制御回路

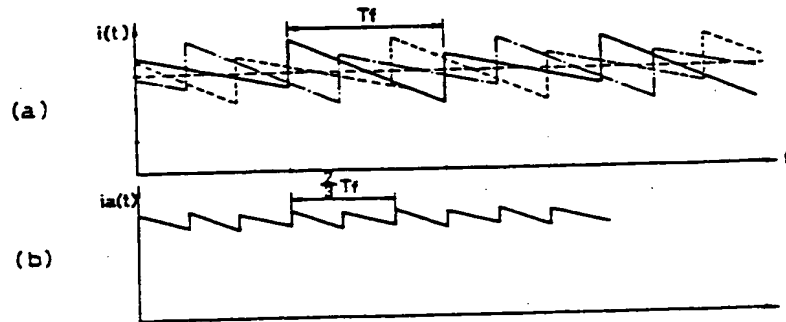
出願人代理人 弁理士 鈴江武彦



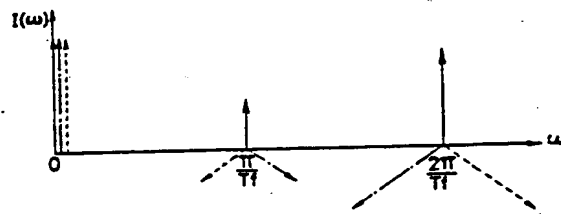
第 1 図



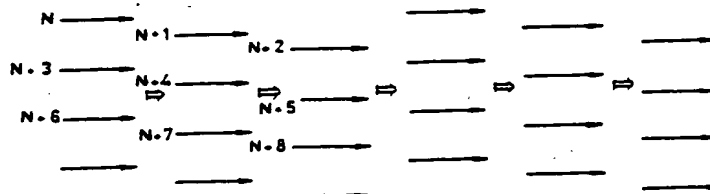
第 2 圖



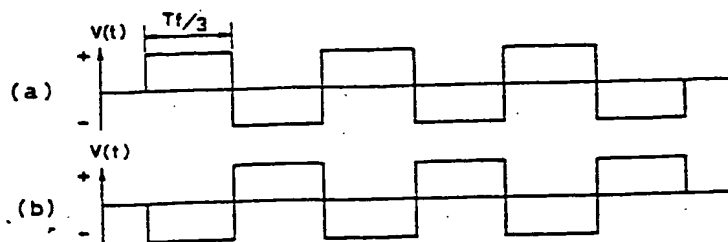
第 3 圖



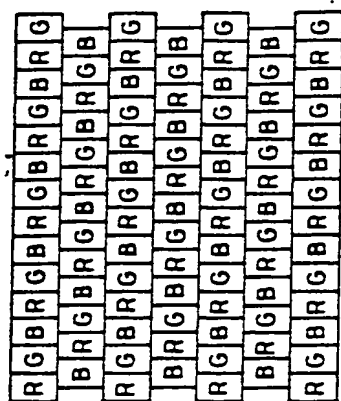
第 4 圖



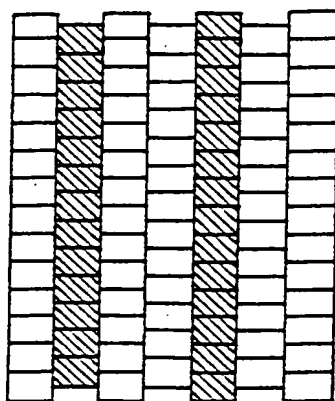
第 5 圖



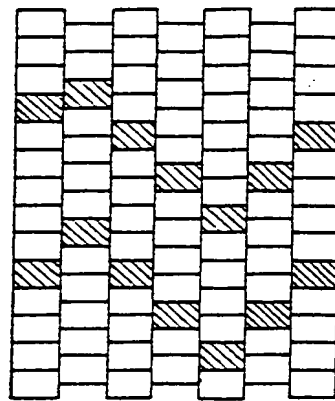
第 6 圖



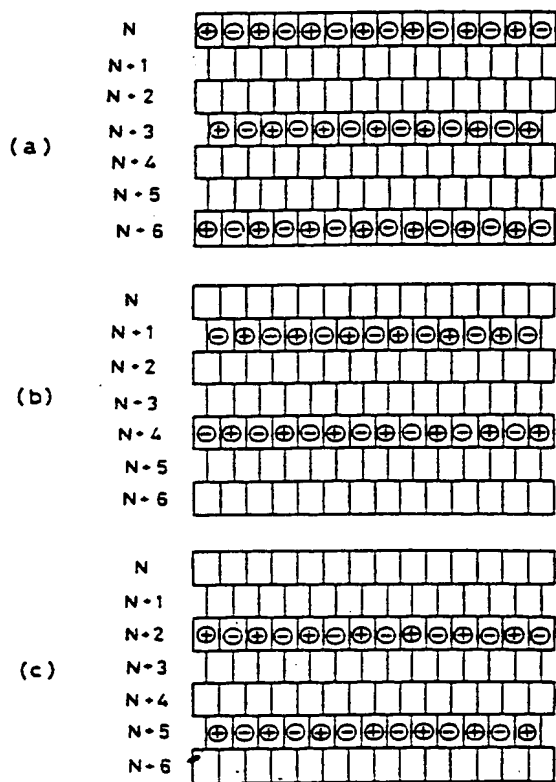
第 7 図



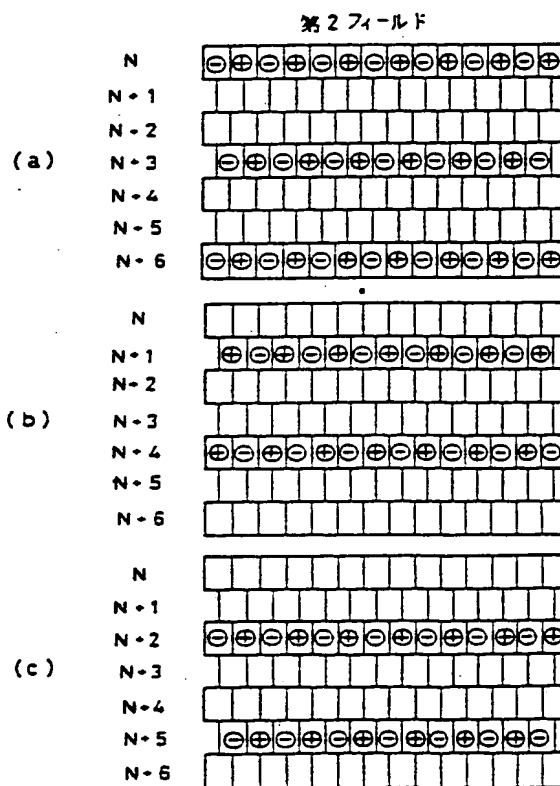
第 8 図



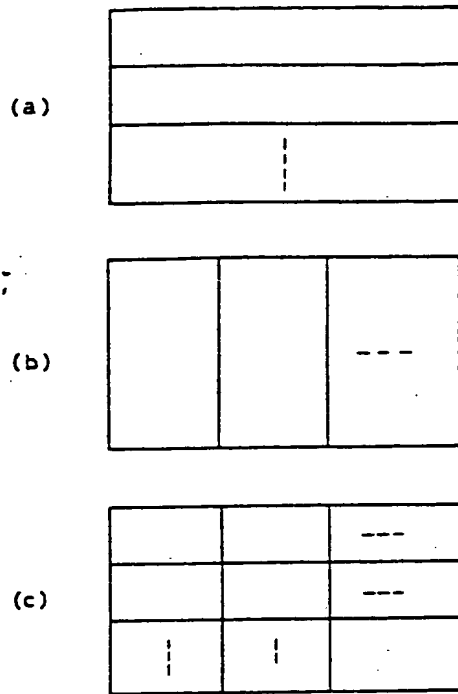
第 9 図



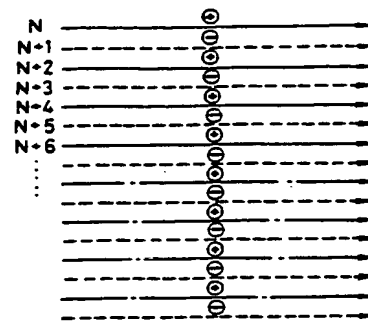
第 10 図



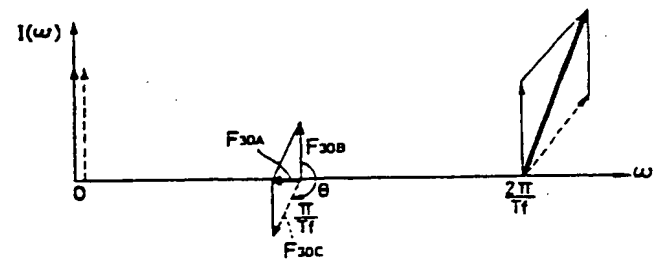
第 11 図



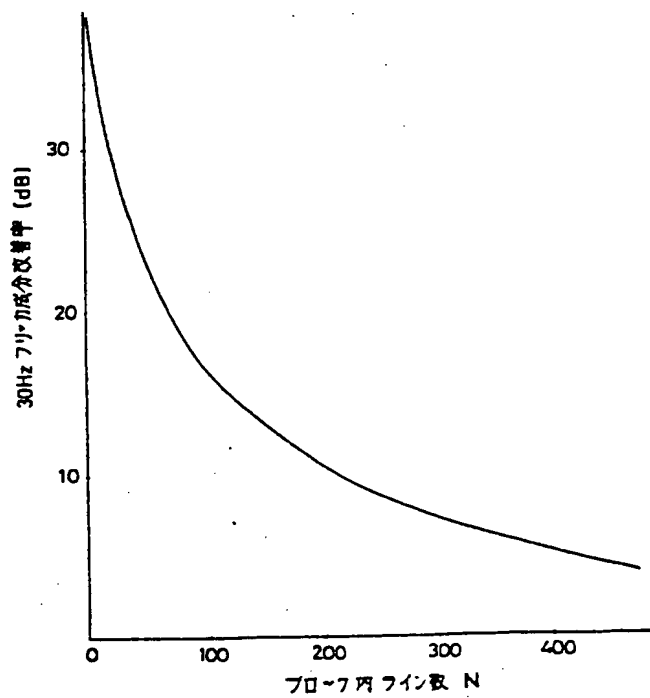
第 12 図



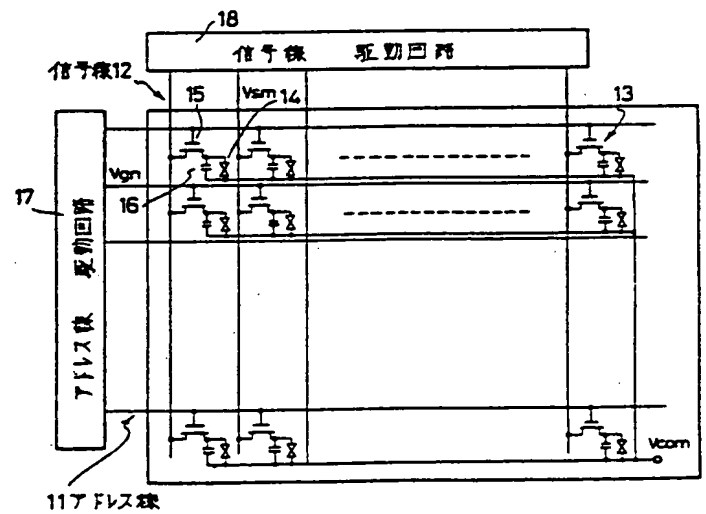
第 13 図



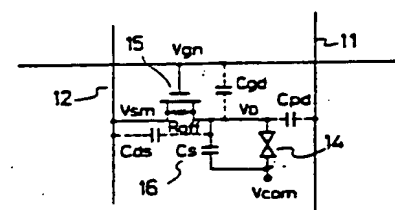
第 14 図



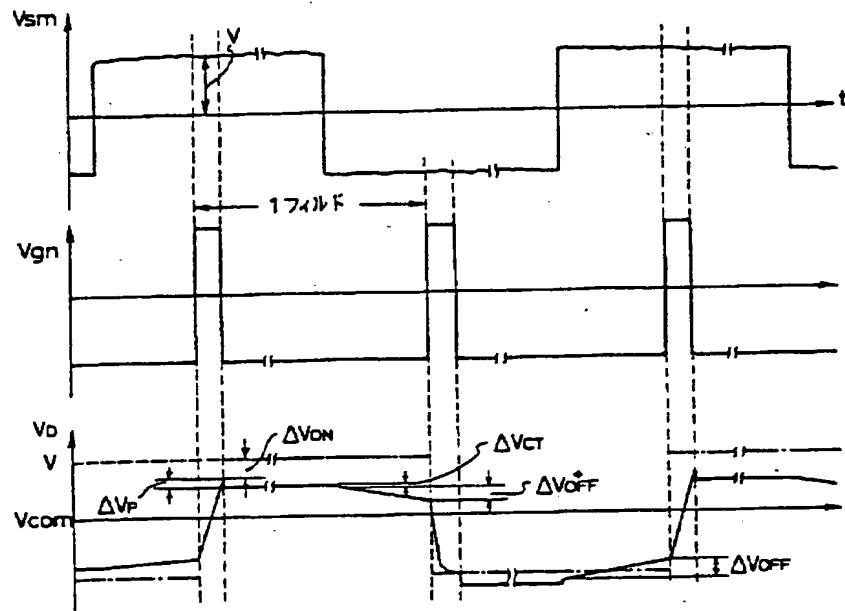
第 15 図



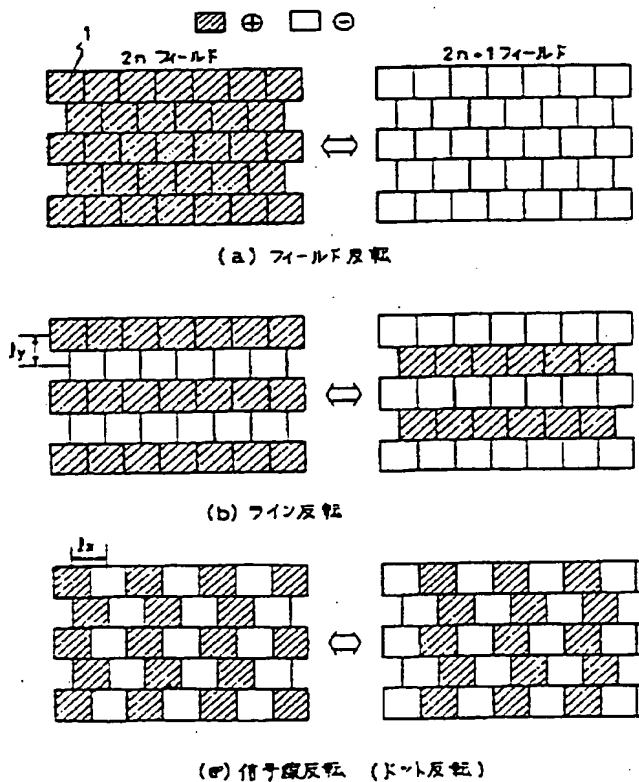
第 16 図



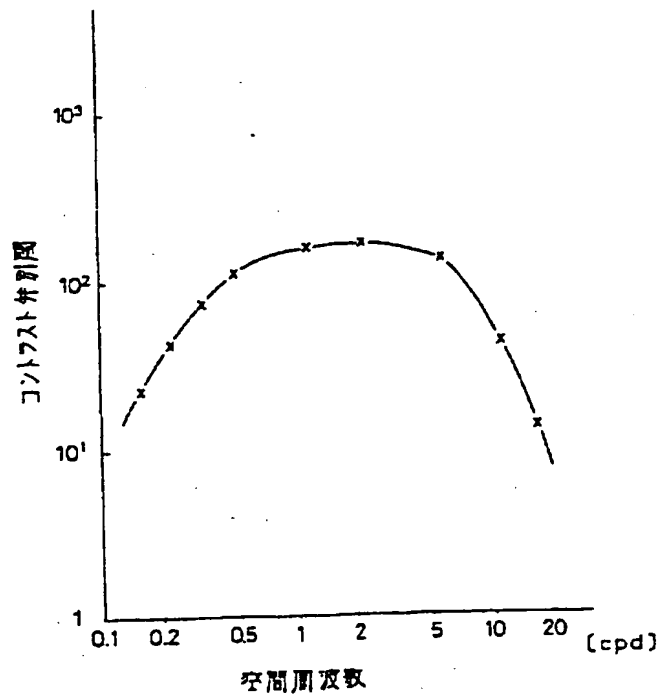
第 17 図



第 18 図

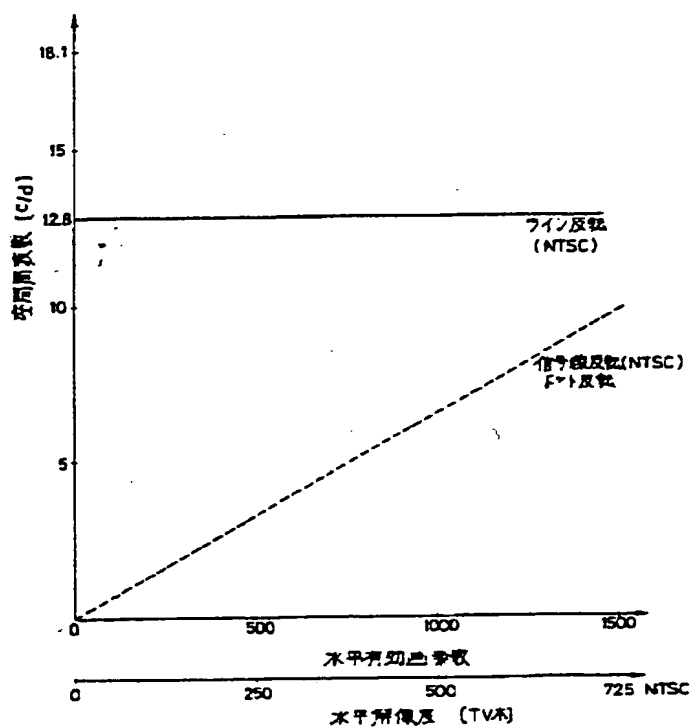


第 19 図

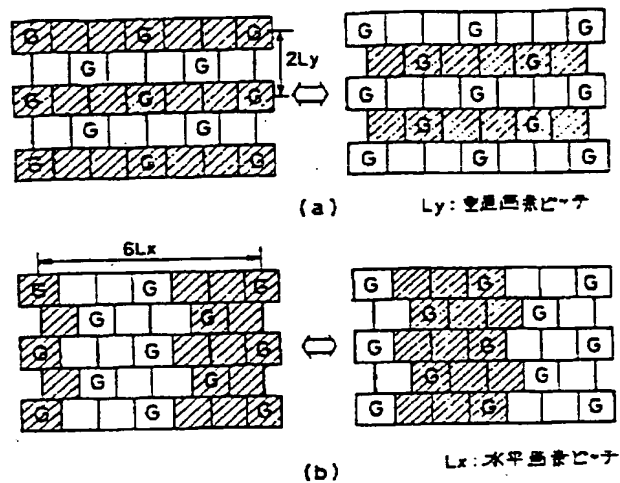


第 20 図





第 21 図



第 22 図

This Page Blank (uspto)